

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-248035

(43)Date of publication of application : 14.09.1998

(51)Int.Cl.

H04N 5/335

(21)Application number : 09-048978

(71)Applicant : SONY CORP

(22)Date of filing : 04.03.1997

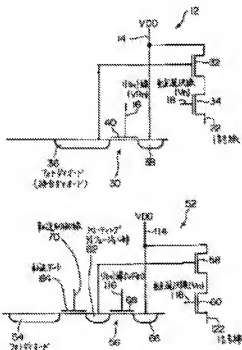
(72)Inventor : SUZUKI RYOJI

(54) METHOD FOR EXTENDING DYNAMIC RANGE OF SOLID-STATE IMAGE PICKUP ELEMENT PROVIDED WITH BLOOMING PREVENTION STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the suitable method to extend a dynamic range by increasing an overflow level on the way of a charge storage period of each pixel section in the solid-state image pickup element provided with the blooming prevention structure.

SOLUTION: A pixel section 12 of the solid-state image pickup element is provided with a reset gate 40 to control a reset operation to discharge storage charges from a charge storage section 36 of the pixel section 12. An overflow level is increased on the way of a charge storage period of each pixel section to extend a dynamic range by driving the reset gate 40 so as to change the voltage applied to the reset gate 40 on the way of the charge storage period of the pixel section 12. Furthermore, a voltage applied to a transfer gate 64 that controls transfer of stored charges to a floating diffusion section 62 from a charge storage section 54 and a voltage applied to a bias gate that controls a potential of a floating gate are changed.



特開平10-248035

(43) 公開日 平成10年(1998) 9月14日

(51) Int.Cl.⁴

H 0 4 N 5/335

識別記号

F I

H 0 4 N 5/335

Q

審査請求 未請求 請求項の数 6 ○ L (全 8 頁)

(21) 出願番号 特願平9-48978

(22) 出願日 平成 9 年 (1997) 3 月 4 日

(71) 出願人 000002185

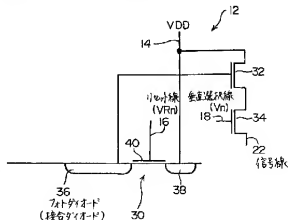
ソニー株式会社
東京都品川区北品川 6 丁目 7 番 35 号(72) 発明者 鈴木 亮司
東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(54) 【発明の名称】 ブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法

(57) 【要約】

【課題】 ブルーミング防止構造を備えた固体撮像素子において、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させることによってダイナミックレンジを拡大するための好適な方法を提供する。

【解決手段】 固体撮像素子の画素部 12 は、その画素部 12 の電荷蓄積部 36 から蓄積電荷を排出させるリセット動作を制御するためのリセットゲート 40 を備える。このリセットゲート 40 に印加する電圧を、画素部 12 の電荷蓄積期間の途中で変化させるようにリセットゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大する。また、電荷蓄積部 54 からフローティングディフュージョン部 62 へ蓄積電荷を送り込む転送動作を制御する転送ゲート 64 に印加する電圧や、フローティングゲート 76 の電位を制御するバイアスゲート 78 に印加する電圧を変化させる。



【特許請求の範囲】

【請求項1】 各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であって、各画素部の電荷蓄積部から蓄積電荷を排出させるリセット動作を制御するためのリセットゲートに印加する電圧を各画素部の電荷蓄積期間の途中で変化させるようにリセットゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにした、ことを特徴とする固体撮像素子のダイナミックレンジ拡大方法。

【請求項2】 前記リセットゲート電圧駆動は、各画素部の前記リセットゲートに印加する電圧を、その画素部にリセット動作を行わせる第1電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第2電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルに設定する第3電圧との間で3値駆動して、その画素部の電荷蓄積期間の開始時に前記第1電圧とし、その直後に前記第2電圧とし、その電荷蓄積期間の途中で前記第3電圧とすることを特徴とする請求項1記載の固体撮像素子のダイナミックレンジ拡大方法。

【請求項3】 各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であって、各画素部の電荷蓄積部からフローティングディフュージョン部へ蓄積電荷を送り込む転送動作を制御するための転送ゲートに印加する電圧を各画素部の電荷蓄積期間の途中で変化させるように転送ゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにした、ことを特徴とする固体撮像素子のダイナミックレンジ拡大方法。

【請求項4】 前記転送ゲート電圧駆動は、各画素部の前記転送ゲートに印加する電圧を、その画素部に転送動作を行わせる第1電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第2電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルに設定する第3電圧との間で3値駆動して、その画素部の電荷蓄積期間の開始時に前記第1電圧とし、その直後に前記第2電圧とし、その電荷蓄積期間の途中で前記第3電圧とすることを特徴とする請求項3記載の固体撮像素子のダイナミックレンジ拡大方法。

【請求項5】 各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であって、各画素部のバイアスゲートに印加する電圧を各画素部の

電荷蓄積期間の途中で変化させるようにバイアスゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにした、ことを特徴とする固体撮像素子のダイナミックレンジ拡大方法。

【請求項6】 前記バイアスゲート電圧駆動は、各画素部の前記バイアスゲートに印加する電圧を、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第1電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルに設定する第2電圧との間で2値駆動して、その画素部の電荷蓄積期間の開始時に前記第1電圧とし、その電荷蓄積期間の途中で前記第2電圧とすることを特徴とする請求項5記載の固体撮像素子のダイナミックレンジ拡大方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法に関する。

【0002】

【従来の技術】 C C D型固体撮像素子やM O S型固体撮像素子等の広く用いられている固体撮像素子では、各画素において入射光を光電変換して電荷を蓄積し、その蓄積電荷を信号電荷として読み出すようにしている。この種の固体撮像素子は通常、ブルーミング防止構造を備えている。ブルーミングとは、ある画素に強い光が当たって大量の電荷が発生したときに、その電荷がふれ出して周囲の画素へ入り込むことによってハイライト部の像が広がって見えてしまう現象である。ブルーミング防止構造は、各画素部で光電変換される電荷をオーバーフローさせて、各画素部の蓄積電荷を所与の最大蓄積電荷量であるオーバーフローレベルまでにとめることで、ブルーミングの発生を防止する構造である。ただし、こうして最大蓄積電荷量を決めてしまうと、それによってダイナミックレンジが制限され、そのオーバーフローレベルを超える電荷が発生させる大光量の入力に対応した出力信号のレベルは常に同一になり、光量情報が失われることになる。この問題を軽減するために、各画素の電荷蓄積期間の途中でオーバーフローレベルを低レベルから高レベルへ変化させ、それによって、光量対出力信号特性にK N E特性を持たせるようにする方法が提案されている。この方法を適用したM O S型固体撮像素子が特公平4-32589号に開示されており、そこでは、縦形オーバーロードレイ構造を備えたM O S型固体撮像素子において、n形基板に対するpウェルの電位 P_w を P_{w1} に変化させることでオーバーフローレベルを上昇させるようにしている。

【0003】

【発明が解決しようとする課題】しかしながら同公報の方法では、1つの固体撮像素子の全ての画素において同時にオーバーフローレベルが上昇するため、電荷蓄積の開始及び終了のタイミングを全ての画素で揃えねばならず、その結果、レンズシャッタの使用が必須となっている。電荷蓄積の開始及び終了のタイミングを全ての画素で揃えねばならないということは、あるラインからの信号の読出しを行っている間に他のラインで電荷蓄積を行うということができないために感度が低下することを意味する。またレンズシャッタが必須であることは、その固体撮像素子の用途を狭めるものである。本発明は前記不具合を解消すべく案出されたものであり、本発明の目的は、リセットゲート、転送ゲート、ないしはバイアスゲート等の、信号電荷の読み出しのために本来備えられているゲートへの印加電圧を制御するだけで好適にオーバーフローレベルを変化させることができ、電荷蓄積開始及び終了のタイミングを全ての画素で揃えることを必要とせず、レンズシャッタを使用することも要求されない、ブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法を提供することにある。

【0004】

【課題を解決するための手段】前記目的を達成するため、本発明は、各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であって、各画素部の電荷蓄積部から蓄積電荷を排出させるリセット動作を制御するためのリセットゲートに印加する電圧を各画素部の電荷蓄積期間の途中で変化させるようにリセットゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにしたことを特徴とする。また、本発明は、各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であって、各画素部の電荷蓄積部からフローティングディフュージョン部へ蓄積電荷を送り込む転送動作を制御するための転送ゲートに印加する電圧を各画素部の電荷蓄積期間の途中で変化させるように転送ゲート電圧駆動を行うことで、各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにしたことを特徴とする。

【0005】本発明によれば、リセットゲート、転送ゲート、ないしはバイアスゲート等の信号電荷の読み出し

のために本来備えられているゲートへの印加電圧を制御するだけで好適にオーバーフローレベルを変化させることができる。そして、電荷蓄積開始及び終了のタイミングを全ての画素で揃える必要がないため、それによって感度が低下することがなく、また、レンズシャッタを使用する必要がないことから、それによって用途が制約されることもない。

【0006】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して説明する。図1は本発明の第1の実施の形態にかかる方法が適用される固体撮像素子の全体回路図、図2は画素部の回路図、図3は画素部の時間対蓄積電荷量の特性を示すグラフ、図4はリセット線及び垂直選択線の駆動タイミングを示すタイミング図、図5はリセット線、垂直選択線、及び水平選択線の駆動タイミングを示すタイミング図である。図1に示した固体撮像素子10は、リセットゲートを有する横形ブルーミング防止構造を備えたMOS型撮像素子である。固体撮像素子10は、基板上にアレイ状に並べて形成された多数の画素部12と、それら画素部12に接続した周辺回路とを有する。周辺回路には、全ての画素部12に接続された電源線14、1本のラインに含まれる画素部12に各々が接続されたリセット線16及び垂直選択線18、それらリセット線16及び垂直選択線18を所定のタイミングで駆動する垂直走査レジスタ（Vスキャン）20、全てのラインの同一水平位置にある画素部12に各々が接続された信号線22、各信号線22に接続された出力トランジスタ24、各出力トランジスタ24のゲートに接続された水平選択線26、それに、それら水平選択線26を所定のタイミングで駆動する水平走査レジスタ（Hスキャン）28が含まれる。

【0007】図2に示すように、画素部12は、AMI（Amplified MOS Intelligent Imager）型の画素構造を持つものであり、p⁻領域内に形成された3個のnチャネル形MOSトランジスタ30、32、34を含んでおり、そのうちの第1トランジスタ30は、そのソース36が接合型フォトダイオード（電荷蓄積部）として形成されている。より詳しくは、第1トランジスタ30は、フォトダイオードであるソース36と、電源電圧VDDに接続されたドレイン38と、リセット線16に接続されたゲート40とで構成されている。第2トランジスタ32はドレイプ用トランジスタ、第3トランジスタ34は選択用トランジスタであり、これらトランジスタ32、34は、それらのソース・ドレインが互いに直列に接続された上で電源線14と信号線22との間に接続されており、第2トランジスタ32のゲートは第1トランジスタ30のソース36に、また第3トランジスタ34のゲートは垂直選択線18に、夫々接続されている。フォトダイオードである第1トランジスタ30のソース36は、入射光を光電変換してその電荷を蓄積する。第1

トランジスタ30のゲート40はリセットゲートとして、またドレイン38はリセットドレインとして機能し、ゲート40に所定のリセット電圧を印加したならば、ソース36に蓄積されていた電荷がドレイン38へ排出されて画素部12がリセットされる。電荷蓄積期間中にゲート40に印加されている電圧に応じて、ソース36に蓄積可能な最大蓄積電荷量が決まる。この最大蓄積電荷量を超える電荷は、ソース36からオーバーフローしてドレイン38へ排出されるため、この最大蓄積電荷量をオーバーフローレベルという。このオーバーフローレベルを、ソース36から電荷が流れ出して周囲の画素部に入り込むおそれのないレベルに定めることにより、ブルーミングの発生が防止される。

【0008】固体撮像素子10は、各画素部12の電荷蓄積期間の途中でオーバーフローレベルを低レベルから高レベルへ上昇させることでダイナミックレンジを拡大しており、それについて図3及び図4を参照して説明する。図3は、第nラインのリセット線16の電圧VRn及び垂直選択線18の電圧Vnの駆動タイミングを示しており、図4は、画素部の時間対蓄積電荷量の特性を示している。垂直選択線18の電圧Vnは2倍駆動されており、この電圧Vnがハイレベルにある間に第nラインの各画素部12の信号電荷が次々と読み出される。一方、リセット線16の電圧VRnは3倍駆動されており、電圧レベルの高い方から順に、Vh、Vm、Vlの3つのレベルを取る。これら2つの信号は、固体撮像素子10の1動作サイクル(1V)ごとに周期的に変化する。図3の時刻aでは、電圧VRnがVhからVmになり、第1トランジスタ30のソース(フォトダイオード)36で光電変換された電荷の蓄積が始まる。このとき画素部に蓄えることのできる最大蓄積電荷量(オーバーフローレベル)は、電圧レベルVmに対応したQmax1(図4)になっている。時刻aから時刻bまでの期間T1は、光電変換された電荷がソース36に蓄積されて行く。この期間中に光電変換された電荷量がQmax1を超えた画素部では、リセットゲート40を通りリセットドレイン38へ(従って電源電圧VDDへ)電荷が捨てられ、蓄積される電荷量はQmax1に飽和する。時刻bでは、電圧VRnがVmからVlに変わり、それに伴ってオーバーフローレベルがQmax1からQmax2(図4)に増え、Qmax1に飽和していた画素部では、光電変換された電荷の蓄積が再開される。時刻bから時刻cまでの期間T2は、光電変換された電荷がソース36に蓄積されて行く。この期間中に光電変換された電荷量がQmax2を超えた画素部では、リセットゲート40を通りリセットドレイン38へ(従って電源電圧VDDへ)電荷が捨てられ、蓄積される電荷量はQmax2に飽和する。時刻cでは、電圧Vnのバースが立ち、第2(選択用)トランジスタ34がオンとなり、蓄積された電荷量に応じた出力信号が信号線22を通して

出力されて行く。

【0009】以上の動作により得られるダイナミックレンジの拡大について、図4のグラフを参照して説明する。オーバーフローレベルを電荷蓄積期間の途中で上昇させずに最初からQmax2に設定した場合には、画素部に大光量が入射して蓄積電荷量が図4の直線L1やL2で示したように上昇して行くと、そのままだ破線に沿って変化して夫々時刻t1ないしt2で飽和する。従って、L1とL2に対応する2つの光量を固体撮像素子10の出力レベルで区別することはできない。これに対して、上述したようにオーバーフローレベルを電荷蓄積期間の途中で低レベルQmax1から高レベルQmax2へ上昇させた場合には、夫々の直線L1及びL2は実線で示したように折れ線となり、出力時点の蓄積電荷量が夫々Q1及びQ2となり、それら光量は出力レベルで区別されるようになる。即ち、これによって固体撮像素子10のダイナミックレンジが拡大される。

【0010】次に図5のタイミング図を参照して、以上に説明した本発明の方法が先に言及した特公平4-32589号に開示されている方法と比較してどのように優れているかを説明する。図5に示したのは、第nラインのリセット線16の電圧VRn、第n+1ラインのリセット線16の電圧VRn+1、第nラインの垂直選択線18の電圧Vn、第n+1ラインの垂直選択線18の電圧Vn+1、各ラインの第1画素に対応した水平選択線26の電圧Hi、それに各ラインの第1+1画素に対応した水平選択線26の電圧Hi+1である。電圧Vnがハイレベルにある間(1H)は、電圧Hiがハイレベルになったならば、第nラインの第1画素からの読み出しが行われる。図から明らかなようにあるラインからの読み出しが行われているときに、その他のラインは電荷を蓄積している。これは特公平4-32589号の方法では不可能なことであり、これによって所与の長さの動作サイクル中の電荷蓄積期間を長く取れるため、固体撮像素子の感度を高感度にすることができる。また、いうまでもなく、レンズシャッターを必要としないことも、特公平4-32589号の方法と比較したときの本発明の方法の利点の1つである。以上に説明した実施例によれば、各画素部12が、その画素部の電荷蓄積部から蓄積電荷を排出するリセット動作を制御するためのリセットゲート40を備えており、各画素部12のリセットゲート40に印加する電圧VRを各画素部12の電荷蓄積期間の途中でVmからVlへ変化させるようにリセットゲート電圧駆動を行うことで、オーバーフローレベルQmax1から高レベルQmax2へ上昇させている。即ち、各画素部12のリセットゲート40に印加する電圧を、その画素部にリセット動作を行わせる第1電圧Vhと、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第2電圧Vmと、その画素部のオーバーフローレベルをプ

ブルーミング防止のためのレベルに設定する第3電圧 V_1 との間で3倍駆動とし、その画素部12の電荷蓄積期間の開始時に前記第1電圧 V_h とし、その直後に前記第2電圧 V_m とし、その電荷蓄積期間の途中で前記第3電圧 V_1 としている。そのため、その第2電圧 V_m のレベル、及び/または、オーバーフローレベルを低レベル Q_{max1} に維持する期間 T_1 と高レベル Q_{max2} に維持する期間 T_2 との比を、撮像対象に合わせて設定することにより、その撮像対象に適したダイナミックレンジを確保することができる。

【0011】次に、図6を参照して本発明の第2の実施の形態について説明する。図6は本発明の第2の実施の形態にかかる方法が適用される固体撮像素子の画素部52の回路図である。画素部52は、フローティングディフュージョン型の読出構造を有するものであり、 p -領域内に形成された1個の接合型フォトダイオード54と3個の n チャネル形MOSトランジスタ56、58、60とを含んでおり、そのうちの第1トランジスタ56のソース62は、フォトダイオード（電荷蓄積部）54の蓄積電荷が転送ゲート64の下チャネルを介して送り込まれるようにしたフローティングディフュージョン部として形成されている。より詳しくは、第1トランジスタ56は、フローティングディフュージョン部であるソース62と、電源電圧 V_{DD} に接続されたドレイン66と、リセットゲート116に接続されたゲート（リセットゲート）68とで構成されている。第2トランジスタ58はドライブ用トランジスタ、第3トランジスタ60は選択用トランジスタであり、これらトランジスタ58、60は、それぞれのソース-ドレインが互いに直列に接続された上で電源線114と信号線122との間に接続されており、第2トランジスタ58のゲートは第1トランジスタ56のソース62に、また第3トランジスタ60のゲートは垂直選択線118に、夫々接続されている。転送ゲート64は、転送制御線70に接続されている。電荷蓄積期間中にフォトダイオード54に入射光を光電変換してその電荷を蓄積する。この電荷蓄積期間中に転送ゲート64に印加される電圧に応じて、フォトダイオード54に蓄積可能な最大蓄積電荷量が決まる。最大蓄積電荷量を超える電荷が発生した場合には、余分な電荷がフォトダイオード54からオーバーフローしてフローティングディフュージョン部（第1トランジスタ56のソース62）へ流れ出す。また、電荷蓄積期間中は、リセットゲート68の障壁レベルが転送ゲート64の障壁レベルより高くないようにしているため、フォトダイオード54からフローティングディフュージョン部62へ流れ出した電荷が大量であった場合には、その電荷はそこから更にリセットゲート68の下チャネルを通過してドレイン66へ排出される。信号電荷の読み出しの際には、その直前にリセットゲート68がオンとされてフローティングディフュージョン部62の電荷が全て

ドレインへ排出され、続いてリセットゲート68がオフとされ転送ゲート62がオンとされることで、フォトダイオード54からフローティングディフュージョン部62へ蓄積電荷が流れ出し、即ち送り込まれる。そして、それによって発生するフローティングディフュージョン部62の電位変化が、第2トランジスタ58を介して信号として読み出される。

【0012】以上の構成において、電荷蓄積期間中に転送ゲート64に印加される電圧に応じて画素部52のオーバーフローレベルが決まる。そこで、本発明の第2の実施の形態にかかる方法では、転送ゲート64に印加する電圧を画素部52の電荷蓄積期間の途中で変化するよう転送ゲート64に印加する電圧を、その画素部の転送動作を行わせる第1電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第2電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルに設定する第3電圧との間で3倍駆動とし、その画素部の電荷蓄積期間の開始時に前記第1電圧とし、その直後に前記第2電圧とし、その電荷蓄積期間の途中で前記第3電圧とするようにしている。この転送ゲート電圧駆動によっても、先に説明した第1の実施の形態による利点と同じ利点が得られる。

【0013】次に、図7を参照して本発明の第3の実施の形態について説明する。図7は本発明の第3の実施の形態にかかる方法が適用される固体撮像素子の画素部72の回路図である。画素部72は、フローティングゲート型の読出構造を有するものであり、 p -領域内に形成された n チャネル形MOSトランジスタ74と、フォトゲート76（このフォトゲート76の下ポテンシャル井戸に電荷が蓄積される）と、バイアスゲート78（このバイアスゲート78はバリアゲートとして機能する）とを含んでいる。トランジスタ74は、そのソース80が信号線222に接続され、そのドレイン82が電源線214に接続され、そのゲート84がフローティングゲート電極76に接続されている。フォトゲート76は更に、静電容量を介して垂直選択線218に接続されており、また、バイアスゲート78は、直流バイアス線86に接続されている。信号電荷の読み出しは信号線222に接続されている出力トランジスタ（不図示）を介して行われる。

【0014】画素部72の蓄積、読出し、及びリセットの3動作は、垂直選択線218の電圧を3倍駆動することによって制御されている。即ち、垂直選択線218の電圧を V_m にしているときにフォトゲート76の下ポテンシャル井戸に電荷が蓄積され、その電圧を V_h に上昇させると、フォトゲート76及びそれに接続している

トランジスタ74のゲート84がフローティング状態になり、このときのゲート84の電位は蓄積電荷に応じた電位となり、この電位がトランジスタ74を介して検出される。また、垂直選択線218の電圧を V_m より低い V_1 にすると、フォトゲート76の電位が下がり、このフォトゲート76の下のポテンシャル井戸が浅くなつて、井戸の底がバイアスゲート78による障壁レベル以上の高さになるため、そのポテンシャル井戸に蓄積されていた電荷が全てトランジスタ74のドレイン82へ排出されて画素部72がリセットされる。以上の構成において、フォトゲート76の下のポテンシャル井戸に蓄積可能な最大蓄積電荷量は（従って、画素部72のオーバーフローレベルは）、バイアスゲート78への印加電圧によって決まり、最大蓄積電荷量を超える電荷はバイアスゲート78の下のチャネルを通してトランジスタ74のドレイン82へ排出される。本発明の第3の実施の形態にかかる方法では、バイアスゲート78に印加する電圧を画素部72の電荷蓄積期間の途中で変化させるようにバイアスゲート電圧駆動を行うことで、その電荷蓄積期間の途中でオーバーフローレベルを低レベルから高レベルへ上昇させるようにしている。より詳しくは、各画素部72のバイアスゲート78に印加する電圧を、その画素部のオーバーフローレベルをブルーミング防止のためのレベルより低いレベルに設定する第1電圧と、その画素部のオーバーフローレベルをブルーミング防止のためのレベルに設定する第2電圧との間で2値駆動して、その画素部の電荷蓄積期間の開始時に前記第1電圧とし、その電荷蓄積期間の途中で前記第2電圧とするようにしている。このバイアスゲート電圧駆動によっても、先に説明した第1及び第2の実施の形態による利点と同じ利点が得られる。

【0015】尚、以上に説明した実施の形態では、夫々リセットゲート、転送ゲート、ないしはバイアスゲートに印加する電圧を3値駆動（ただしバイアスゲートは2値駆動）することで、オーバーフローレベルを低レベルと高レベルとの2段階に制御するようにしたものであったが、それらゲートに印加する電圧を4値以上（ただしバイアスゲートは3値以上）に駆動して、オーバーフローレベルを3段階以上に制御する方法もあり、また、それらゲートに印加する電圧を連続的に変化させて、オーバーフローレベルを連続的に上昇させる方法もある。

【0016】

【発明の効果】以上の説明から明らかなように、本発明は、各画素部で光電変換される電荷をオーバーフローさせるブルーミング防止構造を備えた固体撮像素子のダイナミックレンジ拡大方法であつて、各画素部の、リセットゲート、転送ゲート、ないしはバイアスゲート等のゲートに印加する電圧を各画素部の電荷蓄積期間の途中で変化させるようにゲート電圧駆動を行うことで各画素部の電荷蓄積期間の途中でオーバーフローレベルを上昇させてダイナミックレンジを拡大するようにした。そのため、リセットゲート、転送ゲート、ないしはバイアスゲート等の信号電荷の読み出しのために本来備えられているゲートへの印加電圧を制御するだけで好適にオーバーフローレベルを変化させることができる。更に、電荷蓄積開始及び終了のタイミングを全ての画素で揃える必要がないため、それによって感度が低下することがなく、また、レンズシャッタを使用する必要がないことから、それによって用途が制約されることもない。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態にかかる方法が適用される固体撮像素子の全体回路図である。

【図2】図1の固体撮像素子の画素部の回路図である。

【図3】リセット線及び垂直選択線の駆動タイミングを示すタイミング図である。

【図4】画素部の時間対蓄積電荷量の特性を示すグラフである。

【図5】リセット線、垂直選択線、及び水平選択線の駆動タイミングを示すタイミング図である。

【図6】本発明の第2の実施の形態にかかる方法が適用される固体撮像素子の画素部の回路図である。

【図7】本発明の第3の実施の形態にかかる方法が適用される固体撮像素子の画素部の回路図である。

【符号の説明】

10……固体撮像素子、12……画素部、36……電荷蓄積部（フォトダイオード）、40……リセットゲート、52……画素部、54……電荷蓄積部（フォトダイオード）、62……フローティングディフュージョン部、64……転送ゲート、72……画素部、76……フローティングゲート、78……バイアスゲート、80……電荷蓄積部（フォトダイオード）。

【図7】

